출력 일자: 2004/6/1

발송번호: 9-5-2004-021694899

수시 : 서울 서초구 양재동 275-7 KEC빌딩 17층

김창세 귀하

발송일자 : 2004.05.31 제출기일 : 2004.07.31

137-130

No.

習今

2004. 6. 0 1 제일국제 무허법률

특허청 의견제출통지서

의견제출통지서

출원인

명칭 미쓰비시덴키 가부시키가이샤 (출원인코드: 519980960919)

주소 일본국 도쿄도 지요다쿠 마루노우치 2쵸메 2반 3고

대리인

성명 김창세

주소 서울 서초구 양재동 275-7 KEC빌딩 17층

출원번호

10-2001-0056126

발명의 명칭

소형 카드 및 그 제조 방법

(6p)-1(4) >

이 출원에 대한 심사결과 아래와 같은 거절이유가 있어 특허법 제63조의 규정에 의하여 이를 통지하오니 의견이 있거나 보정이 필요할 경우에는 상기 제출기일까지 의견서[특허법시행규칙 별지 제25호의2서식] 또는/및 보정서[특허법시행규칙 별지 제5호서식]를 제출하여 주시기 바랍니다.(상기제출기일에 대하여 매회 1월 단위로 연장을 신청할 수 있으며, 이 신청에 대하여 별도의 기간연장승인통지는 하지 않습니다.)

[이 유]

이 출원의 특허청구범위 전항에 기재된 발명은 그 출원전에 이 발명이 속하는 기술분야에서 통상의 지식을 가진 자가 아래에 지적한 것에 의하여 용이하게 발명할 수 있는 것이므로 특허법 제29조제 2항의 규정에 의하여 특허를 받을 수 없습니다. - 아 래 -

- 본원 청구항 제1항 내지 제2항에는 복수의 독립기판이 연결되어 있는 기판어레이에 부품을 실장하고(실장공정), 카드용케이스를 장착한 후(케이스제작공정), 독립기판을 분할하는 것(기판분할 공정)을 특징으로 하는 발명이 기재되어 있으며,

주지관용의 소형카드 제작방법(본원 종래기술, 이하 "인용발명1"이하 함)에서는 실장공정, 기 판분할공정, 케이스장착공정 순서로 구성되어 있으며,

한국공개특허공보 2000-19186호(2000.04.06. 이하 "인용발명2"이라 함)에는 다수의 회로가 인 화된 원소재에 IC칩을 부착하여 와이어 본당연결하는 단계, 인켑슐레이션하는 단계, 커버시트를 적흥하는 단계, 카드사이즈로 커팅하는 단계 등으로 구성된 IC카드제조방법에 대하여 기재되어 있습니다.

상기 청구항에 기재된 발명과 인용발명1을 비교하여 보면, 상기 청구항에 기재된 발명에서는 "카드용케이스를 장착한 후 기판을 분할한다는 점"에서 인용발명1과 일부 상이하나, 이는 당업자가 인용발명2의 IC카드제조법(인켑슐레이션 및 커버시트 적층 후 원소재를 카드사이즈로 절단하는 구성)을 단순 설계 변경함으로써 용이하게 도출할 수 있는 구성에 불과합니다.

따라서, 본원 청구항 제1항 내지 제2항에 기재된 발명은 당업자가 인용발명1과 주지관용기술의 결합으로부터 용이하게 발명할 수 있는 것입니다.

- 본원 청구항 제3항에는 카드케이스 일부에 반도체장치가 실장된 기판의 일부가 노출되는 것을 특징으로 하는 발명이 기재되어 있으나, 이는 당업자가 인용발명2의 "카드 커버시트 일부에 기 판에 실장된 IC칩 일부가 노출되는 구성"으로부터 용이하게 발명할 수 있는 것입니다.

[첨 부]

첨부1 한국공개특허공보 2000-19186호(2000.04.06) 1부. 끝.

THIS PAGE BLAT ... (USPTO)

출력 일자: 2004/6/1

2004.05.31

특허청

전기전자심사국 컴퓨터심사담당관실

심사관 이동영

문의사항이 있으시면 🗗 042-481-5784 로 문의하시기 바랍니다.

특허청 직원 모두는 깨끗한 특허행정의 구현을 위하여 최선을 다하고 있습니다. 만일 업무처리과정에서 직원의 부조리행 위가 있으면 신고하여 주시기 바랍니다. ▶ 홈페이지(www.kipo.go.kr)내 부조리신고센터

THIS PAGE BLAT: ((USPTO)

引用例2の抜粋英文翻訳文

KOREAN PATENT Laid-OPEN PUBLICATION

(11) Publication number: 2000-0019186

(43) Publication Date: April 6, 2000

(21) Application number: 1998-0037160

(22) Date of filing: September 9, 1998

(71) Applicant: SAMSUNG TECHWIN CO., LTD.

(72) Inventor: RYU, JAE CHEOL

(51) Int. Cl B42D 15/02

(54) NON-CONTACTING TYPE IC(INTEGRATED CIRCUIT) CARD MANUFACTURING METHOD

(57) Abstract:

PURPOSE: A non-contacting typed IC card manufacturing method is provided to reduce the cost by printing with conductive ink.

CONSTITUTION: A manufacturing method has the steps of: preparing a raw material; manufacturing a certain patterned circuit to a mesh or a metal mask; printing the circuit on the raw material with conductive ink, using the metal mask; attaching an IC chip on the raw material that is printed the circuit with conductive ink; connecting the circuit that is printed with the IC chip and the conductive ink by bonding with a wire; encapsulating the raw material that is loaded by

bonding the IC chip and the circuit with the wire; laminating a cover sheet on the encapsulated raw material; and cutting the raw material that is laminated the cover sheet in the IC card size.

引用例2の写し

(19) 대한민국특허청(KR) (12) 공개특허공보(A)

(51) Int. CI.⁶

(11) 공개번호

특2000-0019186 2000년04월06일

B42D 15/02 (21) 출원번호 (43) 공개일자

10-1998-0037160 1998년 09월 09일

<u>(22) 출원일자</u> (71) 출원인

삼성항공산업 주식회사 유무성

경상남도 창원시 성주동 28번지

(72) 발명자

류재철

경기도 용인시 기흥읍 농서리 산14번지

(74) 대리인

권석흠, 이영필, 이상용

심사청구 : 없음

(54) 비접촉형 아이 씨 카드 제조방법

요약

본 발명은 비접촉형 아이 씨 카드 제조방법에 관한 것이다. 개시된 발명은 원소재를 준비하는 단계와, 소정 패턴의 회로를 메시 또는 메탈 마스크로 제작하는 단계와, 상기 메탈 마스크를 이용하여 전도성 잉 크로서 원소재에 회로를 인쇄하는 단계와, 상기 전도성 잉크로서 회로가 인쇄된 원소재 상에 아이 씨 칩을 부착하는 단계와, 상기 아이 씨 칩과 전도성 잉크로서 인쇄된 회로를 와이어 본딩하여 연결하는 단계와, 상기 아이 씨 칩과 상기 회로가 상호 와이어 본딩되어 탑재된 상기 원소재를 인켑슐레이션하는 단계와, 상기 인켑슐레이션된 원소재 위에 커버 씨트를 적충하는 단계 및 상기 커버 씨트가 적충된 원소재를 아이 씨 카드 사이즈로 커팅하는 단계를 포함하는 것을 특징으로 하며, 원소재와 제조공수를 절감시키는 이점이 있다.

叫丑도

£2

BHH

도면의 간단한 설명

도 1은 일반적인 비접촉형 아이 씨 카드의 구성을 개략적으로 나타낸 분해 사시도.

도 2는 종래의 비접촉형 아이 씨 카드 제조방법을 나타낸 플로우 챠트.

도 3은 본 발명의 비접촉형 아이 씨 카드 제조방법에 따른 비접촉형 아이 씨 카드 제조방법을 나타낸 플로우 챠트.

〈도면의 주요부분에 대한 부호의 설명〉

11...카드 부재

12...회로

13...커버 씨트(Cover Sheet)

14...아이 씨 칩(Integrated Circuit Chip)

E...인켑슐레이션 막

발명의 상세한 설명

발명의 목적

발명이 속하는 기술 및 그 분야의 종래기술

본 발명은 비접촉형 아이 씨 카드 제조방법에 관한 것으로, 보다 상세하게는 도전성잉크로써 회로 패턴 을 형성하는 비접촉형 아이 씨 카드 제조방법에 관한 것이다.

일반적으로 비접촉형 아이 씨 카드란 플라스틱으로 된 카드 부재에 아이 씨 칩(Integrated Circuit Chip)이 내장된 것으로 버스카드, 지하철카드 등의 용도를 갖고 있으며 알 에프(Radio Frequency) 방식 으로 판독기와 통신된다.

도 1 및 도 2에는 일반적인 비접촉형 아이 씨 카드와 종래의 비접촉형 아이 씨 카드 제조방법이 플로우 챠트로 도시되어 있다.

상기 도면들을 참조하면, 일반적인 비접촉형 아이 씨 카드는 기판(15)과 상기 기판(15)에 부착되는 아이

씨 칩(14)을 포함한다.

여기서 상기 기판(15)은 카드 부재(11)와, 상기 카드 부재(11)에 형성된 소정 패턴의 회로(12)를 포함한다. 또한 상기 회로(12)는 외부로부터 신호를 입력하여 아이 씨 칩(14)에 전달하는 안테나를 겸하도록되어 있다.

상술한 종래의 비접촉형 아이 씨 카드의 제조방법은 기판의 제작 단계(S1)와, 아이 씨 칩 취부 단계(S2), 카드 조립 단계(S3)로 대별된다.

먼저, 상기 기판의 제작 단계(S1)는 동박 등의 도전성 물질이 코팅된 원소재를 준비하는 단계(S11)와, 상기 원소재 상에 포토 레지스트를 입혀 소정 패튼의 포토 마스크를 통하여 노광하고 현상하는 단계(S12)와, 상기 현상된 원소재를 에칭하여 포토 레지스트를 박리시키는 단계(S13)와, 소정 패튼의 도 전성 물질로 된 회로(12)를 도금하는 단계(S14)를 포함한다.

다음으로 아이 씨 칩 취부 단계(S2)는 상기 기판의 제작 단계(S1)에서 제작된 기판(15) 상에 아이 씨 칩(14)을 접착재 등으로 부착하는 단계(S16)와, 상기 부착된 아이 씨 칩(14)을 상기 카드 부재(11) 상에 형성된 상기 회로(12)에 와이어 본딩하는 단계(S17)와, 상기 아이 씨 칩(14)이 와이어 본딩된 카드 부재(11)를 인켑슐레이션하여 인켑슐레이션 막(14)을 입히는 단계(S18)를 포함한다.

또한 마지막 단계로서 카드 조립 단계(S3)는 상기 인켑슐레이션 막(14)을 입히는 단계(S18)를 거친 결과물 상에 커버 씨트(13)를 적충시키는 단계(S21)와, 상기 단계(S21)의 결과물을 여러장의 카드 부재(11) 규격으로 절단하는 커팅 단계(S22)를 거쳐 종래의 비접촉형 아이 씨 카드가 완료된다.

상술한 바와 같은 종래의 비접촉형 아이 씨 카드는 기판(15)을 형성하기 위하여 에칭과정을 거치므로써 그 제조공정이 길고 복잡하며, 비용이 많이 드는 문제점이 있다.

특히 별도의 단계로 분류하지는 않았지만, 상술한 종래의 제조방법과 다른 예로써 상기 회로(12)에 안테나(미도시)를 별도로 만들어 붙이는 경우는 조립비용과 자재비가 추가로 소요되는 불리한 점이 있다.

발명이 이루고자하는 기술적 과제

본 발명은 위와 같은 문제점을 해결하기 위하여 창출된 것으로서, 도전성 잉크를 사용한 인쇄방법으로써 제작비용을 절감할 수 있는 비접촉형 아이 씨 카드 제조방법을 제공함에 그 목적이 있다.

발명의 구성 및 작용

상기의 목적을 달성하기 위하여 본 발명의 비접촉형 아이 씨 카드 제조방법은 원소재를 준비하는 단계 와, 소정 패턴의 회로를 메시 또는 메탈 마스크로 제작하는 단계와, 상기 메탈 마스크를 이용하여 전도 성 잉크로서 원소재에 회로를 인쇄하는 단계와, 상기 전도성 잉크로서 회로가 인쇄된 원소재 상에 아이 씨 칩을 부착하는 단계와, 상기 아이 씨 칩과 전도성 잉크로서 인쇄된 회로를 와이어 본당하여 연결하는 단계와, 상기 아이 씨 칩과 상기 회로가 상호 와이어 본당되어 탑재된 상기 원소재를 인켑슐레이션하는 단계와, 상기 인켑슐레이션된 원소재 위에 커버 씨트를 적총하는 단계 및 상기 커버 씨트가 적총된 원소 재를 아이 씨 카드 사이즈로 커팅하는 단계를 포함하는 것을 특징으로 한다.

이하 첨부된 도면을 참조하여 본 발명에 따른 비접촉형 아이 씨 카드 제조방법을 상세하게 설명하기로 한다.

도 3에는 본 발명의 비접촉형 아이 씨 카드 제조방법이 플로우 챠트로 도시되어 있다. 본 발명의 비접촉형 아이 씨 카드 제조방법은 종래기술로서 설명된 도 1의 아이 씨 카드를 적용 할 수 있으므로, 이하 이를 참조하여 본 발명의 방법을 설명한다.

상기 도 3의 플로우 챠트와 도 1을 참조하면, 본 발명의 비접촉형 아이 씨 카드 제조방법은 먼저, 여러매의 카드 부재(11)로 나누어 질 수 있는 원소재를 준비하는 단계(S21)와, 상기 원소재에 형성할 소정패턴의 회로(12)를 메시(Mesh) 또는 메탈 마스크(Metal Mask)로 제작하는 단계(S22)를 거치는데 여기서 안테나부(미도시)에 해당하는 부위를 같은 패튼으로 형성시키는 것이 바람직하다. 상기 안테나부는 판독기(미도시)와의 통신을 위해 필요하다.

다음으로, 상기 메탈 마스크를 이용하여 전도성 잉크로서 카드 부재(11)에 회로를 패튼을 인쇄하는 단계(S23)를 거친다. 상기 인쇄는 실크 스크린 방식 또는 패드 인쇄 등의 다양한 방법이 사용 될 수 있 다. 또한 여기서 상기 전도성 잉크는 카본 등이 함유된 것이 바람직하며 이는 산업계에서 전반적으로 사 용되고 있으므로 상세한 설명은 생략하기로 한다. 이후 상기 도전성 잉크(Conductive Ink)로서 회로가 인쇄된 카드 부재(11)는 소정시간 건조된다. 또한 여기서, 별도의 단계로서 구분되지는 않았지만 도전 특성을 향상시키기 위하여 상기 도전성 잉크로서 회로가 인쇄된 카드 부재(11)는 도금단계를 거칠 수도 있다. 이 경우 상기 도전성 잉크는 도금이 가능한 물질이어야 함은 물론이다.

계속해서, 본 발명의 비접촉형 아이 씨 카드 제조는 상기 도전성 잉크로서 회로가 인쇄된 카드 부재(11) 상에 아이 씨 칩(14)을 임시 고정하기 위하여 부착하는 단계(S24)와, 상기 아이 씨 칩(14)과 전도성 잉 크로서 인쇄된 회로를 와이어 본딩(Wire Bonding)하여 연결하는 단계(S25)를 거친다. 상기 와이어 본딩 은 플립 칩 본딩(Flip Chip Bonding)으로도 대체 실시가 가능하다.

이후, 상기 아이 씨 칩(14)과 상기 회로(12)가 상호 와이어 본딩으로 전기적 연결이 되면, 탑재된 상기 카드 부재(11)를 인켑슐레이션하는 단계(S26) 및 상기 인켑슐레이션된 카드 부재(11) 위에 피 브이 씨 등으로 된 커버 씨트(13)를 적충하는 단계(S27), 상기 원소재 사이즈의 상기 공정(S27)의 결과물을 아이 씨 카드를 이루는 카드 부재(11) 사이즈로 커팅하는 단계(S28)를 거치므로써 본 발명의 비접촉형 아이 씨 카드 제조방법에 의한 아이 씨 카드가 완성된다.

발명의 효과

본 발명의 비접촉형 아이 씨 카드 제조방법은 원소재와 제조공수를 절감시키는 이점을 가진다.

또한 본 발명은 비접촉형 아이 씨 카드 제조방법에 관하여 설명되었으나, 이는 예시적인 것에 불과하며, 스마트 카드(Smart Card)의 제조방법에도 동일하게 적용이 가능하다.

또한 당해 분야에서 통상의 지식을 가진 자라면 이로부터 다양한 변형 및 균등한 타 실시예가 가능하다는 점을 이해할 수 있을 것이다. 따라서 본 발명의 진정한 보호 범위는 첨부된 청구 범위에 의해서만 정해져야 할 것이다.

(57) 청구의 범위

청구항 1

원소재를 준비하는 단계와,

소정 패턴의 회로를 메시 또는 메탈 마스크로 제작하는 단계와,

상기 메탈 마스크를 이용하여 전도성 잉크로서 원소재에 회로를 인쇄하는 단계와,

상기 전도성 잉크로서 회로가 인쇄된 원소재 상에 아이 씨 칩을 부착하는 단계와, 상기 아이 씨 칩과 전 도성 잉크로서 인쇄된 회로를 와이어 본딩하여 연결하는 단계와,

상기 아이 씨 칩과 상기 회로가 상호 와이어 본딩되어 탑재된 상기 원소재를 인켑슐레이션하는 단계와,

상기 인켑슐레이션된 원소재 위에 커버 씨트를 적층하는 단계 및

상기 커버 씨트가 적층된 원소재를 아이 씨 카드 사이즈로 커팅하는 단계를 포함하는 것을 특징으로 하 는 비접촉형 아이 씨 카드 제조방법.

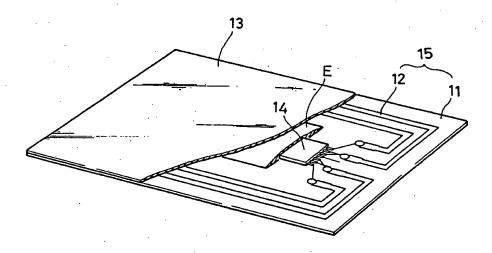
청구항 2

제 1 항에 있어서,

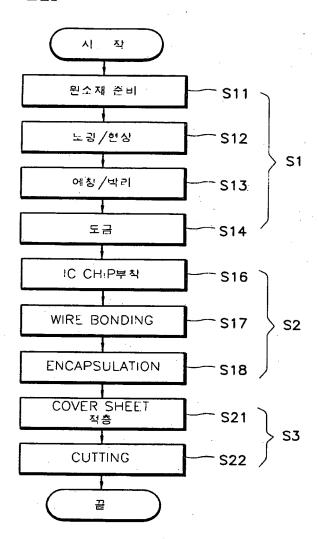
상기 소정 패턴의 회로에 안테나부를 형성하는 단계를 더 포함하는 것을 특징으로 하는 비접촉형 아이 씨 카드 제조방법.

도면

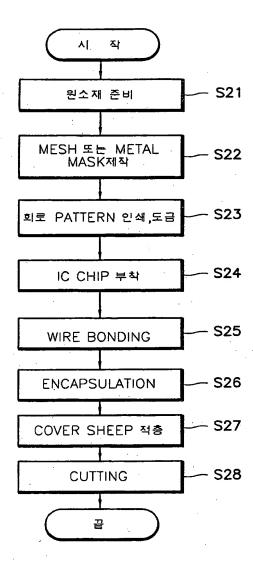
도면1



도면2



도면3



THIS PAGE BLAT (USPTO)